

A high-performance low-power system-on-chip platform architecture

Une architecture de plate-forme faible puissance à haute performance pour les systèmes sur une puce

A.T. Erdogan, T. Arslan, and W.-C. Lo

This paper describes a system-on-chip (SoC) platform architecture for low-power high-performance digital signal processing (DSP)–intensive applications. The platform is based on the advanced microcontroller bus architecture (AMBA) SoC bus protocol and incorporates a novel interfacing scheme which utilizes the bus hierarchy within AMBA in order to allow single and multiple high-performance DSP intellectual property cores to be integrated on the SoC platform. The paper describes the overall SoC platform architecture and the integration scheme, providing results for area usage and power consumption of the main blocks in the platform with an example of a three-DSP-core integration case.

Cet article présente une architecture de plate-forme de système sur une puce (SSP) à faible puissance pour les applications de traitement de signal à haute performance. L'approche proposée repose sur le protocole de bus de SSP pour les architectures de bus de micro-contrôleurs (AMBA) et ajoute une approche d'interfaçage qui repose sur la hiérarchie de bus de AMBA de manière à permettre l'intégration de vérifications de propriété intellectuelles par traitement de signal numérique simple ou multiple à haute performance. L'article décrit l'architecture de la plate-forme SSP et la méthodologie d'intégration et donne des résultats sur l'utilisation de l'espace et de la consommation de puissance des blocs principaux de la plate-forme avec un cas d'intégration de trois algorithmes DSP de vérification.