

An MR-FSK Transceiver Compliant to IEEE802.15.4g for Smart Metering Utility Applications: FPGA Implementation and ASIC Resource Estimation

J. A. J. de Oliveira, A. F. R. Queiroz, E. R. de Lima, *Member*, IEEE and J. G. Mertes

Abstract— This paper presents a fully integrated Multi-Rate and Multi-Regional Frequency Shift Keying (MR-FSK) transceiver compliant with IEEE 802.15.4g standard for Smart Metering Utility Networks (SUN). The total chip die area is 246.76 $\mu\text{m} \times 246.76 \mu\text{m}$ and the transceiver power consumption is 0.197319 mW. The architecture of this transceiver is depicted and resource estimations for ASIC and FPGA are presented, to assist the construction of SUN system and applications, such as advanced metering infrastructure (AMI).

Keywords— MR-FSK, IEEE802.15.4g, FPGA implementation, Smart Grid, Transceivers.

I. INTRODUÇÃO

APLICAÇÕES com foco em comunicações sem fio com baixa taxa de transmissão de dados e baixo consumo de energia, tal qual aquelas voltadas aos medidores inteligentes com aplicações em redes de utilidades (SUN), podem ter um impacto considerável no estilo de vida [1]. Essas aplicações possuem requisitos que não são satisfeitos por padrões 802 existentes, como robustez de rede, vida útil de bateria prolongada e alcance de comunicação [2].

No contexto das redes de área pessoal de baixa taxa, o IEEE estabeleceu o adendo IEEE802.15.4g [3] à norma IEEE802.15 [4], com foco em aplicações SUN. Essa extensão tem como proposta estabelecer normas globais para facilitar aplicações de controle de processos de grande escala, como os utilizados em redes inteligentes [5], e de dar suporte a redes de larga escala geográfica utilizando uma infraestrutura mínima. Objetivando ser compatível com diferentes aplicações de mercado, foram propostas três camadas físicas (PHY) Multi-Taxa e Multi-Regional (MR). São elas MR-FSK, MR-OQPSK e MR-OFDM. Essas camadas físicas alternativas proporcionam uma grande variedade de parâmetros e configurações para cumprir todos os requisitos definidos na Solicitação de Autorização de Projeto do IEEE (PAR)[5], listados abaixo: 1) Operar em qualquer uma das bandas de frequência isentas de licenças disponíveis localmente, como as bandas 700 MHz a 1 GHz, e 2.4 GHz; 2) Taxa de transmissão entre 40 kbps e 1000 kbps; 3) Atingir eficiência de energia ótima no link de comunicação, dadas as condições do

ambiente onde os medidores inteligentes se encontram instalados; 4) Aplicações de comunicações, voltadas principalmente a ambientes externos; 5) Quadros com um mínimo de 1500 octetos; 6) Operação simultânea de, no mínimo, 3 redes ortogonais co-localizadas; 7) Conexão direta a, ao menos, 1000 nós vizinhos – característica de aplicações em ambientes urbanos; 8) Possibilitar a coexistência com outros sistemas na mesma banda de operação, incluindo sistemas IEEE 802.11, 802.15 e 802.16.

Pesquisas sobre redes de comunicação sem fio e o desenvolvimento de aplicações para redes inteligentes estão em seus passos iniciais, e ainda são necessários esforços para suprir futuros problemas técnicos [6]. O objetivo desse trabalho é apresentar a implementação de um transceptor que esteja de acordo com os requisitos apresentados na norma IEEE802.15.4g. A estrutura desse trabalho se apresenta da seguinte forma: a segunda seção é dedicada a dar uma visão geral sobre redes inteligentes e SUN. A terceira seção apresenta uma visão geral sobre o transceptor MR-FSK. A seção quatro apresenta a arquitetura e o projeto do transceptor MR-FSK. A quinta seção expõe os resultados da implementação em FPGA e a estimativa de recursos para a implementação ASIC. Finalmente, na última seção, são apresentados os trabalhos futuros e conclusão do artigo.

II. REDES DE MEDIDORES INTELIGENTES

Redes de comunicação de medidores inteligentes geralmente abrangem redes de longa distância (WAN), redes locais (LAN), e ocasionalmente redes domésticas (HAN). A rede do tipo HAN permite a comunicação entre o medidor inteligente instalado na residência e o usuário, disponibilizando, por exemplo, informações sobre consumo de energia. LAN dá cobertura à comunicação entre o medidor e a subestação ou qualquer outro concentrador de informação. WAN interliga concentradores e o sistema de *back-end* [7]. No contexto de redes inteligentes, redes de área de vizinhança (NAN) frequentemente se encarregam do intervalo entre HANs e WANs, no qual o último se apresenta como um elo de comunicação entre NANs e centrais de controle de utilidades [8].

Redes inteligentes NANs conectam diretamente usuários finais em uma mesma área local, formando um setor primário à rede elétrica, que pode determinar a eficiência total da rede através da sua capacidade de controle e monitoramento do fornecimento da eletricidade, podendo assim adaptar a distribuição de energia de acordo com a demanda e a disponibilidade [6].

J. A. J. de Oliveira, Dep. de Design de Hardware – Instituto de Pesquisas Eldorado, Campinas-SP, Brasil, jessica.oliveira@eldorado.org.br

A. F. R. Queiroz, Dep. de Design de Hardware – Instituto de Pesquisas Eldorado, Campinas-SP, Brasil, augusto.queiroz@eldorado.org.br

E. R. de Lima, Dep. de Design de Hardware – Instituto de Pesquisas Eldorado, Campinas-SP, Brasil, eduardo.lima@eldorado.org.br

J. G. Mertes, Dep. de Design de Hardware – Instituto de Pesquisas Eldorado, Campinas-SP, Brasil, jacqueline.mertes@eldorado.org.br

Os desafios encontrados na implementação de redes inteligentes NANs são devidos a grande quantidade de nós de comunicação encontrados em vastas e complexas áreas geográficas. Portanto, todos os dispositivos de distribuição da rede elétrica devem ser incluídos na rede de comunicação [8].

Redes de comunicação sem fio são apresentadas como uma opção mais viável do que comunicação com fio, devido ao seu grande grau de liberdade para coletar, disseminar e processar informações. Especialmente para redes inteligentes, conectando medidores inteligentes aos pontos de acesso de infraestruturas avançadas de medição (AMI) [9].

Redes de medição inteligente de utilidades (do inglês Smart-metering Utility Network - SUN) são definidas pelo adendo IEEE 802.15.4g como redes de recursos compartilhados que provêm o monitoramento e controle de dispositivos de sistemas de utilidades, desenvolvidos para aplicações de larga escala, incluindo serviços elétricos, de gás e de água e para operar com uma comunicação sem fio de baixo consumo de energia [3]. As principais informações da rede são dados coletados de sensores, usados para monitorar máquinas e transmitir dados em frequências não licenciadas. Ambos, provedores e consumidores de utilidades são beneficiados pela comunicação de duas vias entre usuário final e a entidade de controle, que se utiliza de controle de parâmetros e comandos complexos para otimizar a potência e o gerenciamento de recursos.

TABELA I
PARÂMETROS DE CANAL E MODULAÇÃO MR-FSK.

Parâmetros	Modo de Operação 1	Modo de Operação 2	Modo de Operação 3
Taxa de transmissão (Kb/s)	50	150	200
Modulação	2FSK Filtrado	2FSK Filtrado	2FSK Filtrado
Índice da Modulação	1	0.5	0.5
Espaçamento de Canal (KHz)	400	400	400

III. VISÃO GERAL DO SISTEMA MR-FSK

IEEE 802.15.4g especifica dois tipos de modulação a serem utilizados pela camada física MR-FSK: 2FSK e 4FSK. O tipo a ser utilizado depende da banda de frequência e do modo de operação (1, 2 ou 3) definidos em [3]. Na banda ISM, usada mundialmente, de 2400-8453.5 MHz, o esquema de modulação usado é o 2FSK. Em caráter ilustrativo, a Tabela I mostra os parâmetros da camada física MR-FSK para o padrão IEEE 802.15.4g, com a especificação de três modos de operação para os seguintes exemplos de domínios regulatórios: EUA (902-928 MHz), Europa (863-870 MHz) e Coreia (917-923.5 MHz) [3]. É relevante falar que nesse trabalho, somente o 2FSK foi implementado, porém, a extensão para o 4FSK é de fácil implementação.

De acordo com [3], a taxa de transmissão de dados do MR-FSK, vai de 50 a 400 kbps. É possível, com baixa complexidade de implementação, atingir uma alta eficiência energética, já que o MR-FSK transmite um sinal de envelope constante. Além disso, com baixa taxa de transmissão, é possível atingir o desempenho esperado, mesmo utilizando

uma estrutura simples. Outra característica do MR-FSK é a sua baixa eficiência de banda [10].

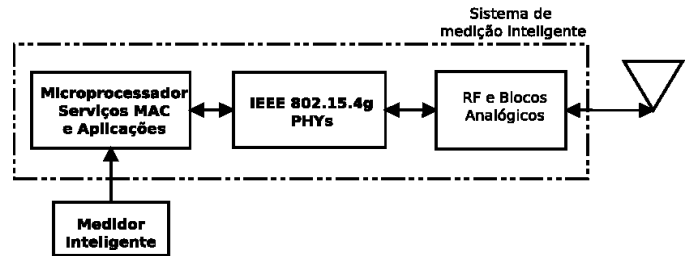


Figura 1. Visão Geral do Sistema SUN.

Uma visão geral da arquitetura do sistema IEEE 802.15.4g MR-FSK é detalhada na Fig. 1. Um microprocessador é necessário para a implementação do controle de acesso ao meio (MAC) e aplicações SUN, em conjunto com um bloco de RF para a comunicação sem fio. Dentro do bloco chamado IEEE 802.15.4g PHYs, todas as três camadas físicas alternativas podem ser implementadas: MR-FSK (detalhada neste trabalho); MR-OFDM; MR-OQPSK.

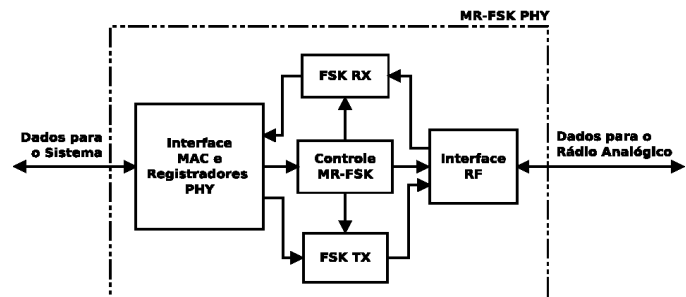


Figura 2. Arquitetura do MR-FSK.

IV. DESIGN DO MR-FSK

O transceptor MR-FSK consiste de um transmissor, um receptor, uma interface com a camada MAC, e outra interface com o módulo analógico de RF, como apresentado na Fig. 2. O modelo de referência do sistema foi escrito utilizando linguagem de alto nível (Matlab). Posteriormente, todos os módulos foram implementados, utilizando a linguagem de descrição de hardware VHDL, e os resultados das simulações comparados com os do modelo de referência. A seguir descrevemos detalhadamente o transmissor e o receptor MR-FSK.

A. Transmissor MR-FSK

O transmissor digital, na Fig. 3, inicia o processo de transmissão quando solicitado pela camada MAC. Inicialmente, todos os parâmetros necessários para a configuração do transmissor são serializados pelo gerador de cabeçalho (PHR). Um módulo de ligação (Linker) recebe o cabeçalho e espera pelo PSDU (do inglês: PHY Service Data Unit), que vem da camada MAC. O codificador para correção de erro (FEC), Entrelaçador e o Filtro Branqueador podem ser aplicados ou não, de acordo com parâmetros da camada física. Se os blocos não são utilizados, eles permanecem em estado de espera, para economia de energia. O cabeçalho de sincronização (SHR), que consiste em um preâmbulo e um delimitador de início de quadro (SFD), são montados pelo

bloco gerador de SHR e concatenados no início do quadro pelo bloco Framer. Uma FIFO é utilizada para garantir a conformidade com a taxa de transmissão de dados, prevenindo a perda de pacotes devido a problemas de comunicação entre a MAC e a camada física.

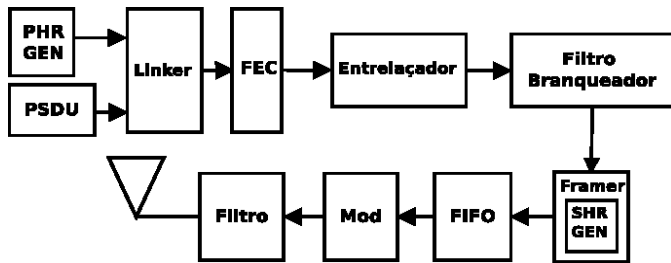


Figura 3. Arquitetura do Transmissor MR-FSK.

Para a geração da modulação FSK, o algoritmo chamado Computador Digital para Rotação de Coordenadas (CORDIC) foi implementado para compor um Oscilador Controlado Numericamente (NCO). Esse bloco é empregado na síntese de frequências no domínio digital.

B. Receptor MR-FSK

Os principais blocos do receptor digital são apresentados na Fig. 4: quantizador, demodulador FSK, interpretador PHR, filtro branqueador (Dewhitener), desentrelaçador (Deinterleaver), e o decodificador Viterbi.

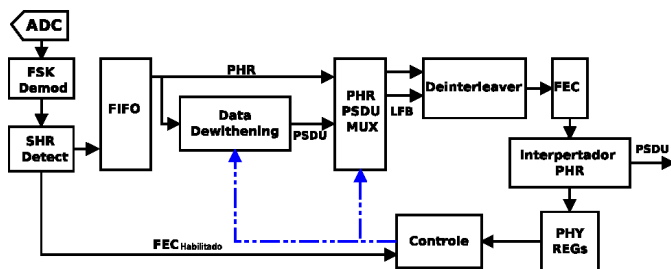


Figura 4. Arquitetura do Receptor MR-FSK.

A taxa de amostragem do ADC é determinada como sendo 20 vezes a taxa de transmissão correspondente, *e.g.*, 1 MHz, para uma taxa de 50 kbps. A quantização do sinal FSK em frequência intermediária baixa é realizada por um ADC com resolução de 8 bits, apesar de ser requerida uma resolução de apenas 4 bits para se atingir uma BER de 10^{-5} , para uma relação sinal ruído (SNR) de 15 dB em um canal AWGN [11]. Com a utilização de um ADC de 8-bits nesse primeiro protótipo, é possível caracterizar os blocos implementados e possibilitar uma validação funcional mais ampla.

A demodulação FSK é realizada através de dois Filtros de Resposta ao Impulso Finita (FIR), um passa banda e o outro passa baixa. Após as filtragens, o sinal passa por um módulo de decisão, como pode ser visto na Fig. 5. Os coeficientes dos filtros são fixos e quantizados com 8 bits. O filtro passa banda é seguido de um filtro passa baixa, que funciona como um detector de envoltória. A saída do filtro passa baixa passa por um detector de borda, que funciona como algoritmo grosseiro de recuperação de sincronismo. Em seguida, o decisor, baseado em um limiar, escolhe se o sinal atual é um “0” ou “1” lógico.

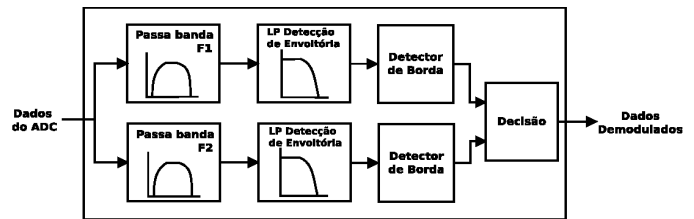


Figura 5. Demodulação FSK usando filtros FIR passa banda e passa baixa.

A demodulação ocupa uma área significativa, como mostrado na seção V-A. Esse método foi escolhido por ser de rápida prototipagem, já que o módulo do filtro FIR já existia em nossa biblioteca e havia sido comprovado em silício.

O bloco detector de SHR determina o preâmbulo a partir do sinal recebido já demodulado, e detecta se um pacote válido está sendo recebido. Esse bloco ainda compara as possíveis sequencias de SHR com a recebida, para informar ao controlador se o FEC foi habilitado ou não durante a transmissão.

A implementação do bloco de decodificação FEC usa o conhecido algoritmo de Viterbi [12]. Esse bloco já havia sido implementado e comprovado em silício em um projeto anterior. Então, sua implementação em hardware foi reutilizada neste projeto (com algumas adaptações que descreveremos a seguir) devido à sua confiabilidade e fácil adaptação aos requisitos da norma 802.15.4g, ao invés de se realizar uma nova implementação.

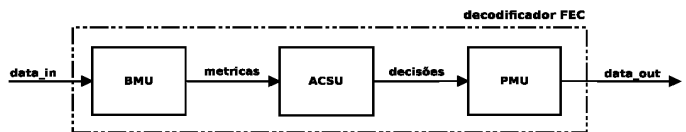


Figura 6. Visão Geral do Decodificador de Viterbi.

O decodificador de Viterbi teve que ser adaptado para os polinômios (17,13) em base octal. Os quais foram utilizados no codificador convolucional. A Fig. 6 dá uma visão geral da implementação do decodificador, mostrando suas três unidades básicas. A BMU (do inglês: Branch Metric Unit), calcula, usando decisão dura, a distância entre os bits recebidos e todas as possibilidades de bits codificados. Essas distâncias correspondem aos pesos das transições no diagrama de treliça. A ACSU (do inglês: Add-Compare-Select Unit) utiliza a métrica proveniente da BMU e calcula a distância acumulada entre o fluxo de bits recebidos e os possíveis caminhos no diagrama de treliça, selecionando somente o caminho de menor peso para cada ramo. Finalmente a PMU (do inglês: Path Metric Unit) é responsável por selecionar o caminho mais provável e decodificar o fluxo de bits recebidos. O grau k , do polinômio, influencia diretamente a treliça codificadora, tendo em vista que o número de estados da treliça é 2^{k-1} . Por essa razão, a ACSU foi adaptada para uma treliça de oito estados.

Quando a codificação FEC é habilitada, o PHR também é codificado. Por isso, a FIFO, apresentada na Fig. 1, é necessária para armazenar os dados recebidos, enquanto o PHR é decodificado e interpretado, possibilitando assim a obtenção dos parâmetros de configuração do transmissor. O restante dos dados (*i.e.* PSDU) é direcionado ao caminho de dados, e após processado pode ser entregue à camada MAC.

V. RESULTADOS

Uma vez definida a arquitetura, a qual foi detalhada na sessão IV, um modelo de referência do transceptor completo foi implementado utilizando a linguagem de alto nível Matlab. Em seguida, todos os módulos do transceptor MR-FSK foram implementados utilizando a linguagem de descrição de hardware VHDL. Os resultados das simulações em VHDL foram comparados com os do modelo de referência. Posteriormente, o transceptor foi prototipado em FPGA, e suas sínteses lógica e física, para ASIC, foram realizadas utilizando o Encounter® RTL Compiler, para a biblioteca de 65 nm HVT da Global Foundries com a voltagem de 1.08 V. Os resultados para FPGA e ASIC são apresentados nas subseções V-A e V-B, respectivamente.

A. FPGA

A arquitetura proposta do transceptor MR-FSK foi prototipada no kit de desenvolvimento *Cyclone V GX Starter Kit* da Altera. Os resultados são apresentados na Tabela II.

TABELA II
RESULTADOS DA IMPLEMENTAÇÃO DO TRANSCCEPTOR MR-FSK PARA ALTERA 5CGXFC5C6F27C7N

Modo MR-FSK	ALMs 2	Blocos DSP 3	Memória	Registradores
TOP	2218.0	0 (0%)	1064	3251
RX	1755.6	0 (0%)	532	2691
TX	411.1	0 (0%)	532	489

B. ASIC

A quantidade de células necessárias, assim como a área ocupada e o consumo de energia do transceptor MR-FSK são apresentados na Tabela III. A Tabela IV lista os resultados da síntese física do transceptor MR-FSK, para uma pastilha de 60890.6 μm^2 , usando a tecnologia CMOS 65 nm.

TABELA III
RESULTADO DA SÍNTESE LÓGICA PARA 65 nm CMOS

Modo MR-FSK	Células	Área μm^2	Potência Dissipada μW	Potência Dinâmica μW
TOP	22309	134163	43925.586	443596.559
RX	15761	106905	35262.918	326766.305
TX	6234	25588	8209.704	99879.518

Até o momento da conclusão deste trabalho, não havia sido encontrada na literatura, nenhuma outra estimativa de área ou de potência, utilizando a mesma tecnologia ou kit de prototipagem, relacionadas à implementação digital de um transceptor MR-FSK.

TABELA IV
RESULTADO DA SÍNTESE FÍSICA PARA 65 nm CMOS

Modo MR-FSK	Área μm^2	Portas Lógicas	Potência Interna mW	Potência de Chaveamento mW	Potência Dissipada mW
TOP	60890.6	63427	0.124	0.05131	0.02198
RX	35224.3	36692	0.0460	0.031620	0.014166
TX	25146.9	26194	0.0778	0.01969	0.00781

As vistas *amoeba* e após o *placement*, do processo de *back-end*, são apresentadas na Fig. 7 abaixo.

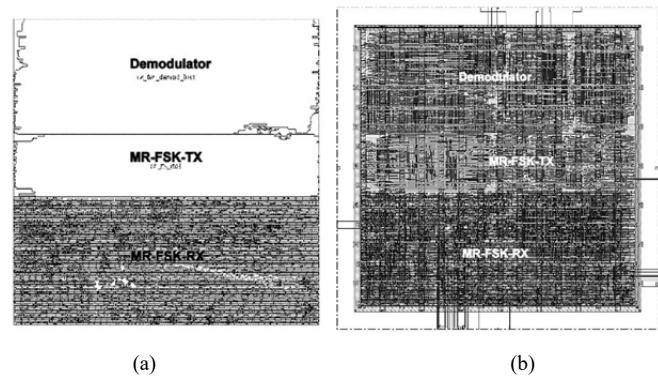


Figura 7. (a) Amoeba view e (b) Place & Route.

VI. CONCLUSÃO

Neste trabalho, foi descrita a implementação de um transceptor para a camada física MR-FSK, dedicado a aplicações SUN, o qual é compatível com o padrão IEEE 802.15.4g. Esta implementação contempla todos os blocos necessários para os modos de operação usados nas frequências de uso mundial. A área total do *chip* é 246.76 $\mu\text{m} \times 246.76 \mu\text{m}$. O consumo de energia do transceptor em modo de recepção é de 0.0918 mW, e 0.1054 mW no modo de transmissão. Foram apresentadas, sua arquitetura, o sistema necessário para seu funcionamento, bem como suas características principais. O padrão 802.15.4g é relativamente recente e diversas pesquisas relacionadas ao tema ainda estão em andamento.

VII. TRABALHOS FUTUROS

Esse trabalho é parte de um projeto que tem como objetivo a implementação de um transceptor compatível com todas as camadas físicas do padrão 802.15.4g. Um dos melhoramentos a serem feitos no transceptor MR-FSK é a realização de estudos a respeito de um esquema simples e confiável para uma demodulação FSK eficiente, usando, por exemplo, Filtros de Resposta ao Impulso Infinita (IIR), que conhecidamente ocupam uma pequena área, quando comparados aos filtros FIR. Além disso, a implementação da modulação 4FSK permitirá que o transceptor seja usado em modos e regiões específicas. Finalmente, o transceptor será integrado as outras camadas físicas alternativas: MR-OFDM e MR-OQPSK.

AGRADECIMENTOS

Os autores gostariam de agradecer ao Ministério da Ciência, Tecnologia e Inovação (MCTI) do Brasil, CNPq e ao Programa CI Brasil, que financiou esse projeto através do subsídio 550467/2011-4. Jéssica A. J. de Oliveira recebeu uma bolsa do CNPq/Programa CI-Brasil, pelo subsídio 314540/2014-8.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] R. Ma, H.-H. Chen, Y.-R. Huang e W. Meng, "Smart grid communication: Its challenges and opportunities," *Smart Grid, IEEE Transactions*, pp. 36-46, 2013.

- [2] C.-S. Sum, L. Lu, M.-T. Zhou, F. Kojima e H. Harada, "System evaluation of a practical IEEE802.15.4/4e/4g multi-physical and multi-hopsmart utility network," IET Journals, 2014.
- [3] IEEE Std. 802.15.4g-2012: Part 15.4: Wireless Medium Access Control (MAC) and Physical Layer (PHY) Specifications for Low-Rate Wireless Personal Area Networks (WPANs) Amendment 4: Physical Layer Specifications for Low Data Rate Wireless Smart Metering Utility networks, 2012.
- [4] IEEE std. 802.15.4 2011: Ieee standard for information technology telecommunications and information exchange between systems local and metropolitan area networks specific requirements part 15.4: Wireless medium access control (MAC) and physical layer (PHY) specifications for low-rate wireless personal area networks (WPANS), 2011.
- [5] P802.15.4g, IEEE std. 802.15.4g project authorization request (PAR), 2008.
- [6] H.-H. Chen, W. Meng e R. Ma, "Smart grid neighborhood area networks: a survey network," IEEE Network, vol. 28, pp. 24-32, 2014.
- [7] S. Erlinghagen, B. Lichtensteiger e J. Markard, "Smart meter communication standards in europe—a comparison," Renewable and Sustainable Energy Reviews, vol. 43, p. 1249–1262, 2015.
- [8] M.-K. Oh, J. Kim, S. Lee, Y. Jeon e S. Choi, "Cognitive radio based hierarchical communications infrastructure for smart grid," IEEE Network, vol. 25, p. 6–14, 2011.
- [9] H. Gharavi e B. Hu, "Multigate communication network for smart grid," Proceedings of the IEEE, vol. 99, p. 1028–1045, 2011.
- [10] E.-S. Oh, S.-H. Lee, S.-H. Lee e S.-H. Hwang, "Comparison of SUN and Wi-Fi P2P WSN in M2M Environments," International Journal of Distributed Sensor Networks, 2015.
- [11] M.-K. Oh e C. Sangsung, "An optimized multi-bit digital FSK receiver robust to cfo for long-range WPAN applications," vol. 39, p. 43–49, 2014.
- [12] G. D. Forney, "The viterbi algorithm," Proceedings of the IEEE, vol. 61, p. 268–278, 1973.



Jéssica Álvares Jordão de Oliveira, graduou-se em Engenharia da Computação, em 2015, pela Universidade Federal do Rio Grande do Norte (UFRN), Natal –Brasil. Atualmente é estudante de mestrado na Faculdade de Engenharia Elétrica e de Computação, na Universidade Estadual de Campinas – FEEC-Unicamp. Foi Bolsista do Programa Nacional de Microeletrônica – CI-Brasil. Atualmente é bolsista do Programa Pesquisa-Empresa do SAE (Serviço de Apoio ao Estudante), financiada pelo Instituto de Pesquisas Eldorado.



Augusto Fernandes Ribas Queiroz é graduado em Ciência da Computação pela Universidade Federal de Mato Grosso do Sul – UFMS. Aluno do Curso de Mestrado do Instituto de Computação da Universidade Estadual de Campinas – IC-UNICAMP. Possui Curso de Projetista de Circuitos Digitais, pelo Centro de Treinamento 2 – do CI-Brasil, Campinas. Desde 2012 é Analista de Desenvolvimento no Departamento de Hardware Design –DHD, do Instituto de Pesquisas Eldorado em Campinas, onde trabalha no projeto e implementação de receptores e transceptores digitais com foco em FPGA e ASIC.



Eduardo R. de Lima, é natural da cidade de Cubatão - SP - Brasil. Possui curso de aprendizagem industrial em Mecânica Geral pela Escola SENAI – Antonio Souza Noschese, Santos-SP. É Técnico em Eletrônica pelo Colégio do Carmo, Santos-SP. Graduado em Engenharia Elétrica – Ênfase em Eletrônica, pela Faculdade de Engenharia de Ilha Solteira (1997), Universidade Estadual Paulista – FEIS-UNESP. Possui diversos cursos de pós- graduação na área de telecomunicações, realizados na UNICAMP e no CETUC da PUC-Rio. Especialista em Comunicações Móveis pela Vodafone/ Universidade Politécnica de Valência - UPV (2004), Espanha. Possui Diploma de Estudos Avançados - DEA na Área de Sinais e Sistemas do Departamento de Comunicações da UPV (2006), onde também obteve o Doutorado em Telecomunicações, com foco em arquitetura e algoritmos para a implementação de receptores digitais (ISDB-T e DVB-S2) em FPGA e ASIC. Atualmente é Gerente de Projetos no Instituto de Pesquisas Eldorado, onde lidera um time de R&D nas áreas Comunicação Digital e Processamento

Digital de Sinais. Possui mais de 20 anos de experiências na área de comunicações sem-fio, tendo trabalhado R&D Center da Ericsson em Indaiatuba-SP e em San Diego USA. Foi consultor na área de Wireless em diversas empresas como NEC do Brasil, Telefônica, VIVO (antiga Telesp Celulares). Foi pesquisador visitante no IMEC (antigo Interuniversity Microelectronics Centre) em Leuven –Bélgica.



Jacqueline Gomes Mertes, graduou-se em Ciência da Computação em 2006 obteve o título de Mestre em Ciência da Computação em 2012, ambos pela Universidade Estadual Paulista Júlio de Mesquita Filho (UNESP), São José do Rio Preto, SP, Brasil. Trabalha na área de microeletrônica digital desde 2008. Atualmente trabalha com síntese lógica, física e STA no departamento de hardware do Instituto de Pesquisa Eldorado, Campinas, SP, Brasil. Suas áreas de interesse são: síntese lógica, física, análise de timing e caracterização de bibliotecas voltadas para microeletrônica digital.